基于 Zynq 压电陶瓷传感器的高精度采集系统设计

陆启帅[1,2]

(1. 中国科学院 国家天文台南京天文光学技术研究所，南京 210042；2. 中国科学院 南京天文光学技术重点实验室)

摘要：在天文光学精密测量中，纳米精度的压电陶瓷传感器常作为微位移执行器，驱动各种精密位移。为进一步提高其采集精度和实时性，设计了基于 Zynq-7000 双核 ARM 处理器的采集系统。在 Zynq 的 PL 部分实现数据采集和 OLED 显示 IP 核，以 CPU0 作为主处理器，实现系统的控制和压电陶瓷电压的采集，其采集频率达到 30 kHz，数据分辨率为千万分之一，绝对精度达到 10 μV；CPU1 作为从处理器，在 OLED 上实时显示信息。

关键词：Zynq；压电陶瓷；双核；数据采集

中图分类号：TP319　　**文献标识码**：A

Piezoelectric Sensor Precision Acquisition System Based on Zynq

Lu Qishuai[1,2]

(1. National Astronomical Observatories/Nanjing Institute of Astronomical Optics&Technology, Chinese Academy of Sciences, Nanjing 210042, China; 2. Key Laboratory of Astronomical Optics&Technology, Nanjing Institute of Astronomical Optics&Technology, Chinese Academy of Sciences)

Abstract: In the measurement of astronomical optics, the piezoelectric sensor of nanometer precision is often used as micro-displacement actuator, which can drive a variety of precision displacement. In order to improve the accuracy and real-time of the data acquisition, the acquisition system based on Zynq-7000 is designed. The data acquisition and OLED display IP core are realized in the Programmable Logic (PL). The CPU0 is used as the master processor to achieve system control and acquisition of piezoelectric ceramic voltage. The frequency of the system is 30 000Hz and the data resolution is one of ten million points, the absolute accuracy is up to 10μV. The CPU1 is used as the slave to display the information on the OLED.

Key words: Zynq; piezoelectric; dual-core; data acquisition

引　言

压电陶瓷(Piezoelectric，PZT)以其特有的体积小、响应快、精度高和微动作功能而成为近年来天文光学精密测量中广泛应用的材料之一。因此，其采集精度和实时性是其关键技术之一。本设计以 Xilinx 公司的 Zynq-7000 双核 ARM 处理器作为设计平台，实现对 PZT 的高速和高精度采集。Zynq 是以 ARM 为核心、以 FPGA 作为可编程外设的全新架构处理器，其 ARM 核是由 2 个 Cortex-A9 CPU 组成的 AMP 系统。

目前，PZT 的采集系统大多采用 PC 机下的采集卡或者类似于单片机的系统设计，由于 PC 机系统的实时性比较差，单片机的数据处理能力比较弱，很难满足类似于天文光学测量系统的实时性要求，采用 Zynq 的 PL 部分做数据采集，可以达到 μs 数量级。利用 Zynq 的 PS 部分实现数据存储、数据处理和通信，实时性也可以达到 μs 数量级。

1　数据采集和 OLED 显示 IP 核设计

1.1　OLED 显示 IP 核设计

ZedBoard 开发板上使用 Inteltronic /Wisechip 公司的 OLED 显示模组 UG-2832HSWEG04，驱动电路采用所罗门科技的 SSD1306 芯片。OLED 采用 SPI 方式控制，SPI 模式使用的信号线和电源线如下：

① RST(RES)：硬复位 OLED。

② DC：命令/数据标志。

③ SCLK：串行时钟线。

④ SDIN：串行数据线。

⑤ VDD：逻辑电路电源。

⑥ VBAT：DC/DC 转换电路电源。

⑦ OLED 显示 IP 核是指在 PL 中配置相关外设，挂到 PS 中，作为 PS 部分的外设使用。

只需要利用 Xilinx 的嵌入式工具 XPS 生成硬件系

?1994-2015 China Academic Journal Electronic Publishing House. All rights reserved.　http://www.cnki.net

统。主要过程如下：

① 根据 XPS 工具设计流程，生成 Zynq 的最小硬件系统。

② 在最小硬件系统中，添加外设 IP my_oled，添加一个 6 位寄存器，每位和 SPI 引脚对应。

③ 在系统生成的 MPD 文件中，设置相关引脚和方向信息。

④ 在系统生成的 my_oled. vhd 文件中，用 VHDL 语言进行端口设计。

⑤ 在系统生成的 user_logic. v 文件中，用 Verilog 语言进行逻辑设计，实现寄存器和 SPI 对应端口连接并实时读取。

1.2 数据采集 IP 核设计

由于压电陶瓷精度非常高，因此，采用高精度 ADS1256 转换芯片采集电压，ADS1256 是多路复用的 24 位极低噪声 Δ-ΣADC。其理论采样精度达到 16 777 216 分之一，测量电压范围为 −5～+5 V，因此，其理论精度为 1.6 μV，实际测试达到 10 μV 数量级。

ADS1256 与 Zynq 是通过 SCLK、DIN、DOUT、$\overline{DRDY}$、$\overline{CS}$和$\overline{RST}$组成的 SPI 串行接口，由于其不在 ZedBoard 开发板上，需要通过板子上的 JA 和 JB 接口连接上述 6 个引脚。

数据采集 IP 核设计，主要是完成 6 个引脚的连接，以及 A/D 转换过程的命令和数据传送、时钟设定，其设计过程和 OLED 显示 IP 核设计过程完全一致。

2 Zynq 双核运行原理

Zynq 是一个可扩展处理平台，它的启动流程也和 FPGA 完全不同，而与传统 ARM 处理器的类似。

系统上电启动后，第 0 阶段启动代码判断启动模式，将第一阶段启动代码 amp_fsbl. elf 下载到 DDR 中，并开始执行。FSBL 会配置硬件比特流文件，加载 CPU0 可执行文件和 CPU1 可执行文件到 DDR 对应的链接地址。在这一阶段，所有代码在 CPU0 中执行，然后执行第一个可执行文件 app_cpu0. elf，把 CPU1 上将要执行的应用程序执行地址写入 OCM 的 0xFFFF FFF0 地址，然后执行 SEV 汇编指令，激活 CPU1。CPU1 激活后，将会到 OCM 的 0xFFFF FFF0 地址读取其数值，其数值就是 CPU1 执行可执行程序的地址，CPU1 应用程序将从该地址执行。

CPU0 和 CPU1 相互之间通过 OCM 的 0xFFFF 0000 地址作为共享内存，进行通信。

Zynq 是 AMP 体系架构，CPU0 和 CPU1 各自占用独立的 DDR 空间，其中 CPU0 占用的 DDR 地址为 0x0010 0000～0x001F FFFF，CPU1 使用的地址空间为 0x0020 0000～0x002F FFFF。双核运行原理如图 1 所示。

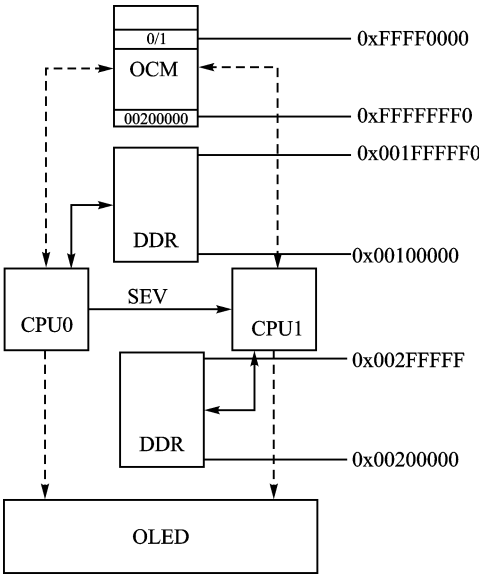

图 1 双核运行原理

3 软件设计

软件设计主要包括 CPU0 应用程序和 CPU1 应用程序，其中 CPU0 部分主要实现系统初始化、启动 CPU1、读取 A/D 转换后的数据和对数据进行初步处理。

FSBL 加载完 CPU0 应用程序后，跳转到 0x0010 0000 处执行 CPU0 程序，首先配置 MMU，关闭 Cache，使 OCM 物理地址为 0xFFFF 0000～0xFFFF FFFF 和 0x0000 0000～0x0002 FFFF。

关闭 Cache 后，CPU0 执行 SEV 汇编指令，激活 CPU1，CPU1 到 OCM 的 0xFFFF FFF0 地址读取 CPU1 应用程序地址，开始执行 CPU1 的应用程序。

读取 ADS1256 转换后的数据，对前后 2 次 ADS1256 转换后的数值进行比较，如果大于 0xFF，则认为压电陶瓷有异常，设置 COM_VAL＝1，等待 CPU1 把异常信息在 OLED 上显示出来。其流程图如图 2 所示：

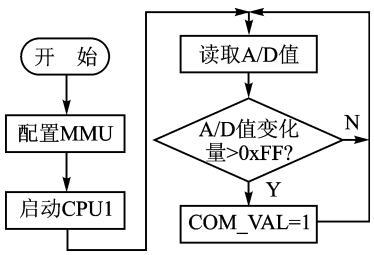

图 2 CPU0 程序流程图

CPU1 在激活后，将会从 DDR 的 0x00200000 地址开始执行应用程序，由于 Zynq 是 AMP 架构，各个 CPU 独立使用资源。因此，在 CPU1 里，仍需要设置 MMU，关闭

?1994-2015 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

Cache。

关闭 Cache 后，CPU1 读取共享内存 COM_VAL 变量，如果其值为 0，表示压电陶瓷工作正常，在 OLED 上显示正确信息。如果 COM_VAL＝1，表示压电陶瓷工作异常，将在 OLED 显示异常信息。其流程图如图 3 所示。

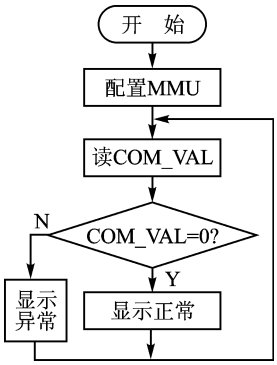

图 3 CPU1 程序流程图

4 实验结果

完成软硬件设计后，需要将硬件比特流配置到 Zynq 的 PL 部分，把软件部分下载到 DDR 中运行。使用 Xilinx 的 BootGen 工具，将 FSBL 文件、bit 文件、CPU0 文件和 CPU1 文件组合并添加到相关头部，生成能被 Zynq 识别的合法镜像 BOOT.BIN 文件。把 BOOT.BIN 拷贝到 SD 卡中，将 ZedBoard 设置成 SD 卡启动，将 SD 卡插入 SD 卡槽，上电后，会看到 OLED 显示压电陶瓷工作状态信息。

实验中，压电陶瓷在一固定位置，随机读取部分 A/D 采集到的数据，如表 1 所列，可以看出，其采集精度达到 10 μV 数量级。

使用台式万用表进行测试，电压为 2.5 V。实验结果表明，A/D 采集精度高达 10 μV 数量级，与高精度台式万用表测量结果一致，说明采集结果是正确的。

表 1 采集到的数据

序号	压电陶瓷电压值/V	序号	压电陶瓷电压值/V	序号	压电陶瓷电压值/V
1	2.49979326	10	2.49979306	19	2.49979126
2	2.49979326	11	2.49980113	20	2.49979253
3	2.49979226	12	2.49979324	21	2.49979326
4	2.49979328	13	2.49979326	22	2.49979326
5	2.49979287	14	2.49979326	23	2.49979325
6	2.49980025	15	2.49979333	24	2.49979324
7	2.49979316	16	2.49979276	25	2.49979316
8	2.49979325	17	2.49979346	26	2.49979320
9	2.49979420	18	2.49980026	27	2.49979320

结 语

利用高精度 ADS1256 转换器和 Zynq 高速处理平台，实现了双核 ARM 并行运行数据采集和实时显示功能。经过 24 小时不间断测试，系统运行稳定，能够满足高速和高精度压电陶瓷传感器采集系统的要求。

参考文献

[1] 陆启帅，陆彦婷，王地. Xilinx Zynq SoC 与嵌入式 Linux 设计实战指南：兼容 ARM Cortex-A9 的设计方法[M]. 北京：清华大学出版社，2014：119-152.

[2] 陆佳华，江舟，马岷. 嵌入式系统软硬件协同设计实战指南：基于 Xilinx Zynq[M]. 北京：机械工业出版社，2013：17-18.

[3]冉峰，何林奇，储楚. 基于 FPGA 的 OLED 微显示器的 IIC 控制模块设计[J]. 电子技术与应用，2013，39(5)：15-17.

[4]肖灵芝，蒲林，韩俊刚，等. 异构多核图形处理器存储系统设计与实现[J]. 电子技术与应用，2013，39(5)：38-43.

[5] 李想，郑喜凤，陈宇. 基于 Linux 下的 OLED 显示模块设计[J]. 液晶与显示，2012，27(1)：103-107.

陆启帅(工程师)，主要研究方向为嵌入式系统、自适应光学控制。

(责任编辑：杨迪娜 收稿日期：2015-03-22)

Silicon Labs 为功耗敏感型 IoT 应用提供简便的能耗分析方法

Silicon Labs(芯科科技有限公司)发布最新版本的 Simplicity Studio 开发平台，旨在促使 IoT 系统设计更加简单、快速和高效。作为可以同时进行微控制器(MCU)和无线设计的 IoT 开发平台，Simplicity Studio 现在拥有增强的实时 Energy Profiler 工具、更快的执行速度以及更加容易的安装过程。

电池供电的 IoT 应用，例如可穿戴、个人医疗设备、无线传感器节点以及气表和水表，为延长电池寿命而需要超高的能效。要从 MCU 和无线 IC 的数据手册中推断系统级的能源消耗和电池寿命，可说是既耗时又费力。Silicon Labs 新的 Energy Profiler 通过提供更直观的用户接口、更佳的可用性、更高的能源分析精确度和可靠性，帮助开发人员优化他们的 IoT 设计，获得超低功耗和更长电池寿命。

Energy Profiler 工具提供了嵌入式行业独特的 Energy Score 新特性，这使得开发人员能够量化他们的 IoT 系统设计能效。Energy Score 帮助开发人员判断哪种设计修改能够提供与电池寿命直接相关的最高分数。更高的分数(在 0～10 范围内)代表更低的功耗和更长的电池寿命。Energy Profiler 也允许开发人员保存会话(session)，因此他们能够与之前保存的会话进行相关数据的比较，从而更好地了解设计修改如何影响整体能效。

?1994-2015 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net